

IC CARD, IC CHIP, METHOD FOR GUARANTEEING DATA AND METHOD FOR MONITORING POWER SOURCE**Patent number:** JP2001283174**Publication date:** 2001-10-12**Inventor:** HOSHINO MASAO; TERAMOTO TOSHIYUKI;
SHIOBARA TOMOMI**Applicant:** FUJITSU LTD**Classification:****- international:** G06F1/30; G06K19/07; G06F1/30; G06K19/07; (IPC1-7): G06K19/07; B42D15/10; G06F1/26; G06K19/073**- european:** G06F1/30; G06K19/07**Application number:** JP20000099188 20000331**Priority number(s):** JP20000099188 20000331**Also published as:**

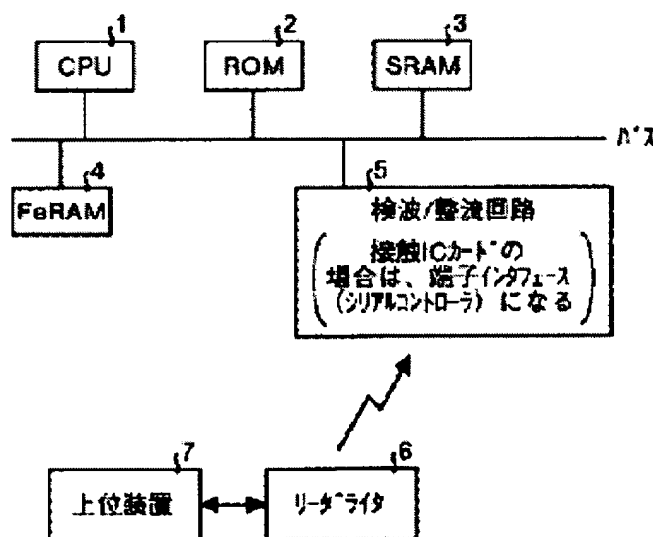
US6820208 (B2)

US2001027532 (A1)

FR2807185 (A1)

[Report a data error here](#)**Abstract of JP2001283174**

PROBLEM TO BE SOLVED: To obtain an IC card capable of guaranteeing the operation of a writing cycle during processing even when any power source (contact IC card) or radio wave (non-contact IC card) is not supplied due to some reason. **SOLUTION:** This IC card whose inside IC chip can be operated by receiving the supply of a power source or a radio wave from host equipment is provided with an FeRAM 4 which can be used as a program memory and a work memory. When the power source is turned off during the writing processing, and any power source is not supplied inside, voltage for a time necessary for completing the writing processing is ensured by using a ferroelectric capacitor inside the FeRAM 4.



Data supplied from the esp@cenet database - Worldwide

(51) Int. Cl. ⁷	識別記号	F I	テ-コ-ド (参考)
G06K 19/07		B42D 15/10	521 2C005
B42D 15/10	521	G06K 19/00	N 5B011
G06F 1/26		G06F 1/00	330 E 5B035
G06K 19/073		G06K 19/00	P

審査請求 未請求 請求項の数 8 O L (全 9 頁)

(21) 出願番号 特願2000-99188 (P 2000-99188)

(22) 出願日 平成12年3月31日 (2000.3.31)

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 星野 正雄

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 寺本 俊幸

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74) 代理人 100089118

弁理士 酒井 宏明

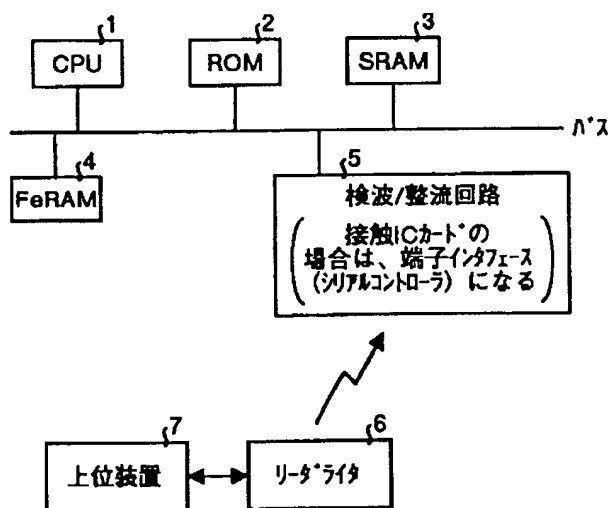
最終頁に続く

(54) 【発明の名称】 ICカード、ICチップ、データ保証方法および電源監視方法

(57) 【要約】

【課題】 何らかの理由で電源（接触ICカード）または電波（非接触ICカード）が供給されなくなった場合においても、処理途中の書き込みサイクルの動作を保証可能なICカードを得ること。

【解決手段】 上位機種から電源または電波の供給を受けることで、内部のICチップを動作させる本発明のICカードは、たとえば、プログラムメモリおよびワークメモリとして使用可能なFeRAM4を備え、書き込み処理の途中で電源断が発生し、内部に電源が供給されない場合に、前記FeRAM4内部の強誘電体キャパシタを用いることで、前記書き込み処理を完了するために必要な時間分の電圧を確保する。



【特許請求の範囲】

【請求項1】 上位機種から電源または電波の供給を受けることで、内部のICチップを動作させるICカードにおいて、

プログラムメモリおよびワークメモリとして使用可能で、かつキャパシタに電荷を蓄積可能なメモリ素子を備え、

書き込み処理の途中で電源断が発生し、内部に電源が供給されない場合に、前記メモリ素子内部のキャパシタに蓄積された電荷を用いることで、単位書き込みサイクルを完了するために必要な時間分の電圧を確保し、現在の書き込み処理を中断することなくその処理を継続し、単位書き込みサイクルが完了した段階で処理を終了することを特徴とするICカード。 10

【請求項2】 前記メモリ素子を、前記書き込み処理を完了するために必要な時間分の電圧を確保可能な構成を持った不揮発性メモリとすることを特徴とする請求項1に記載のICカード。

【請求項3】 さらに、電源の電圧レベルを監視するための電源監視回路を備え、

現在の電源の電圧レベルが、動作可能な電圧範囲を示す動作領域か、動作禁止の電圧範囲を示す動作禁止領域か、または動作待機状態の電圧範囲を示す動作待機領域か、を判別し、

前記動作領域から前記動作待機領域に変化した場合に、処理を終了することなく実行中の処理を待機状態とし、前記動作待機領域から前記動作禁止領域に変化した場合に、処理を終了し、

前記動作待機領域から前記動作領域に変化した場合に、待機中の処理を再開することを特徴とする請求項1または2に記載のICカード。 30

【請求項4】 上位機種から電源または電波の供給を受けた状態で動作するICチップにおいて、プログラムメモリおよびワークメモリとして使用可能で、かつキャパシタに電荷を蓄積可能なメモリ素子を備え、

書き込み処理の途中で電源断が発生し、内部に電源が供給されない場合に、前記メモリ素子内部のキャパシタに蓄積された電荷を用いることで、単位書き込みサイクルを完了するために必要な時間分の電圧を確保し、現在の書き込み処理を中断することなくその処理を継続し、単位書き込みサイクルが完了した段階で処理を終了することを特徴とするICチップ。 40

【請求項5】 前記メモリ素子を、前記書き込み処理を完了するために必要な時間分の電圧を確保可能な構成を持った不揮発性メモリとすることを特徴とする請求項4に記載のICチップ。

【請求項6】 さらに、電源の電圧レベルを監視するための電源監視回路を備え、現在の電源の電圧レベルが、動作可能な電圧範囲を示す 50

動作領域か、動作禁止の電圧範囲を示す動作禁止領域か、または動作待機状態の電圧範囲を示す動作待機領域か、を判別し、

前記動作領域から前記動作待機領域に変化した場合に、処理を終了することなく実行中の処理を待機状態とし、前記動作待機領域から前記動作禁止領域に変化した場合に、処理を終了し、

前記動作待機領域から前記動作領域に変化した場合に、待機中の処理を再開することを特徴とする請求項4または5に記載のICチップ。

【請求項7】 書き込み処理の途中で電源断が発生し、ICカード内部に電源が供給されない場合に、プログラムメモリおよびワークメモリとして使用可能なメモリ素子内部のキャパシタに蓄積された電荷を用いることで、単位書き込みサイクルを完了するために必要な時間分の電圧を確保し、現在の書き込み処理を中断することなくその処理を継続し、単位書き込みサイクルが完了した段階で処理を終了することを特徴とするデータ保証方法。

【請求項8】 電源の電圧レベルを監視することで、動作可能な電圧範囲を示す動作領域か、動作禁止の電圧範囲を示す動作禁止領域か、または動作待機状態の電圧範囲を示す動作待機領域か、を判別し、

前記動作領域から前記動作待機領域に変化した場合に、処理を終了することなく実行中の処理を待機状態とし、前記動作待機領域から前記動作禁止領域に変化した場合に、処理を終了し、

前記動作待機領域から前記動作領域に変化した場合に、待機中の処理を再開することを特徴とする電源監視方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、所定の端子から入力されるデータのリード／ライトを行う接触ICカードおよび無線インタフェースによりデータのリード／ライトを行う非接触ICカードに関するものであり、特に、通信中に電源供給や電波供給が中断された場合に現在処理中のデータを保証可能なICカード、ICチップ、およびそのデータ保証方法に関するものである。近年、CPUを内蔵し、磁気カードに比べメモリ容量が大きいICカードがいろいろな場所で導入されている。このICカードは、磁気カードの後継として研究され、たとえば、クレジットカード、および福祉／健康データを記憶させるための個人カードとして採用され始めている。将来は、各種カードサービスを1枚のカードで行えるような多機能カードシステム、および他のカードサービス事業との連携でさらに多くのサービスを受けられるようなカードシステム、として利用可能なICカードを普及させる計画がある。

【0002】

【従来の技術】以下、従来の IC カードの動作について説明する。たとえば、接触 IC カードは、電源端子により上位機種からの電源供給を受け、IC カード内の IC チップを動作させる。具体的にいうと、接触 IC カードは、チップ電圧 (VCC)、リセット信号 (RST)、クロック信号 (CLK)、ゼロ電圧 (GND)、補助電圧 (VPP)、データ送受信 (I/O) 用の端子を備え、さらに、リーダライタに接続され、上位機種から VCC の供給を受けた状態で、CLK に同期した各種処理 (リード、ライト等) を行う。

【0003】一方、非接触 IC カードは、上位機種から電波の供給を受け、IC カード内で、受け取った電波を電源に変換して IC チップを動作させる。具体的にいうと、たとえば、中心周波数: 13.56MHz、変調度: 100%、副搬送波: なし、変調方式: ASK、符号化方式: Modifield Miller、通信速度: 106kbps の条件で、リーダライタに接続された上位機種と、無線により各種処理 (リード、ライト等) を行う。

【0004】ここで、従来の IC カードにおけるデータ書き込み処理の流れについて説明する。図 5 は、データ書き込み処理の流れを示すフローチャートである。まず、上位装置側では、IC カードに対して更新コマンド (更新データを含む) を送信し (ステップ S101)、その後、IC カードからのレスポンス待ち状態にはいる。

【0005】つぎに、IC カード側では、上位装置から更新コマンドを受け取り (ステップ S102)、内部に格納された制御情報 (前の処理でどの領域までデータを書いたかを示すポイント情報) に基づいてデータの更新領域を検索する (ステップ S103)。このとき、IC カード側では、メモリ領域に格納された前データのつぎの領域 (アドレス) に、更新データを書き込む (ステップ S104)。そして、データ書き込み完了後、IC カード側では、制御情報を更新し (ステップ S105)、さらに、上位装置に対して、書き込み処理を正常に終了したことを示すレスポンスを送信する (ステップ S106)。

【0006】最後に、上位装置側では、先に更新コマンドを送信した通信相手である、IC カードからのレスポンスを受け取り、一連のデータ書き込み処理を終了する (ステップ S107)。

【0007】このように、従来の IC カードにおいては、上位装置からの制御でデータの書き換えを行うことで、クレジットカードに関する情報、福祉/健康データを記憶させるための個人情報、および料金情報等のメモリ内のデータが、常に最新の状態に保持される。

【0008】また、図 6 は、従来の IC カードによる電源監視方法を示す図である。従来の IC カードにおいては、動作域および動作禁止領域を示す電源のしきい値が設けられ、たとえば、電源 (VCC) が図示の動作域の

範囲内であるときに、上記書き込み処理が可能となる。一方、VCC が動作禁止領域 (高電圧域、低電圧域) の範囲内である場合には、その動作が強制的に停止され、その後、VCC が動作域に復帰した場合には、再び IC カードの活性化が行われる。

【0009】このように、従来の IC カードにおいては、確実な動作を保証する電源領域を予め設けておくことで、誤ったデータがメモリ内に書き込まれてしまうような誤動作を防止する。

10 【0010】

【発明が解決しようとする課題】しかしながら、IC カードにおいては、書き込みの途中に電源が切断されてしまう場合がある。具体的にいうと、接触 IC カードにおいては、何らかのトラブルにより上位装置からの電源供給が中断されてしまう場合、電源端子の接触不良、または IC カードがはずれてしまう (意図的にはずした場合も含む) 場合、等の原因が考えられる。一方、非接触 IC カードにおいては、何らかのトラブルにより上位装置からの電波供給が中断されてしまう場合や、IC カードの利用者が電波のとどくエリアから離れてしまった場合、等の原因が考えられる。

【0011】このような場合に、従来の IC カードにおいては、書き込み途中であるにもかかわらず、その時点で書き込み処理が中断/終了してしまう、という問題があった。

【0012】具体的にいうと、たとえば、1 バイトの書き込み処理において、4 ビット目の書き込みが終了した段階で電源断 (上記原因で) が発生したような場合 (図 7 参照)、残り 4 ビットについてはデータが更新されず、本来、CPU が書き込もうとしていたものとは異なる、誤ったデータがメモリ内に書き込まれた状態になってしまう可能性があった。この問題点としては、たとえば、書き込まれるデータが料金データの場合に、本来更新されるべき金額とは異なる料金データが書き込まれてしまうことがあげられる。また、その状態が CPU に知らされていないために、「再立ち上げ時に誤動作が発生する」、という可能性もあった。これは、書き込み中のデータがプログラムの場合に発生する。

【0013】また、従来の IC カードにおいては、先に従来技術にて説明したように、予め、確実な動作を保証するための電源領域のしきい値が設けられているため、このしきい値を下回った場合には強制的に動作が停止してしまう、という問題があった。

【0014】また、上記のような条件で強制的に動作が停止し、直後に、電源が動作域に復活した場合、従来の IC カードでは、再活性化処理が必要となり、それに伴って処理速度が低下する、という問題もあった。

【0015】本発明は、上記に鑑みてなされたものであって、何らかの理由で電源 (接触 IC カード) または電波 (非接触 IC カード) が供給されなくなった場合にお

いても、処理途中の書き込みサイクルの動作を保証可能なICカード、およびそのデータ保証方法を提供することを目的とする。

【0016】また、本発明は、電源の不安定領域をCPUの「待機領域」とすることで、処理の高速化を実現するICカード、およびその電源監視方法を提供することを目的とする。

【0017】

【課題を解決するための手段】上述した課題を解決し、目的を達成するために、請求項1の発明にかかるICカード10にあつては、上位機種から電源または電波の供給を受けることで、内部のICチップを動作させることを特徴とし、さらに、プログラムメモリおよびワークメモリとして使用可能で、かつキャパシタに電荷を蓄積可能なメモリ素子を備え、書き込み処理の途中で電源断が発生し、内部に電源が供給されない場合に、前記メモリ素子内部のキャパシタに蓄積された電荷を用いることで、単位書き込みサイクルを完了するために必要な時間分の電圧を確保し、現在の書き込み処理を中断することなくその処理を継続し、単位書き込みサイクルが完了した段階20で処理を終了することを特徴とする。

【0018】この発明によれば、何らかのトラブルにより上位装置からの電波供給が中断されてしまった場合、またはICカードの利用者が電波のとどくエリアから離れて電波供給が中断されてしまった場合においても、さらに、何らかのトラブルにより上位装置からの電源供給が中断されてしまった場合、電源端子の接触不良、またはICカードがはずれてしまった場合においても、FeRAM内部の強誘電体キャパシタを用いることで、残りの書き込みサイクルに必要な時間分の電圧が確保できる。これにより、書き込み途中のデータを保証することができる。

【0019】請求項2の発明にかかるICカードにあつては、前記メモリ素子を、前記書き込み処理を完了するために必要な時間分の電圧を確保可能な構成を持った不揮発性メモリとすることを特徴とする。

【0020】この発明によれば、何らかのトラブルにより上位装置からの電波供給が中断されてしまった場合、またはICカードの利用者が電波のとどくエリアから離れて電波供給が中断されてしまった場合においても、さらに、何らかのトラブルにより上位装置からの電源供給が中断されてしまった場合、電源端子の接触不良、またはICカードがはずれてしまった場合においても、FeRAM以外の不揮発性メモリを用いて、残りの書き込みサイクルに必要な時間分の電圧が確保できる。

【0021】請求項3の発明にかかるICカードにあつては、さらに、電源の電圧レベルを監視するための電源監視回路を備え、現在の電源の電圧レベルが、動作可能な電圧範囲を示す動作領域か、動作禁止の電圧範囲を示す動作禁止領域か、または動作待機状態の電圧範囲を示50

す動作待機領域か、を判別し、前記動作領域から前記動作待機領域に変化した場合に、処理を終了することなく実行中の処理を待機状態とし、前記動作待機領域から前記動作禁止領域に変化した場合に、処理を終了し、前記動作待機領域から前記動作領域に変化した場合に、待機中の処理を再開することを特徴とする。

【0022】この発明によれば、動作領域と低電圧の動作禁止領域との間に、CPUを待機状態にする領域（動作待機領域）を設けることで、たとえば、誤ったデータがメモリ内に書き込まれてしまう可能性はあるが、CPUが待機する分にはまったく問題のない電圧領域において、強制的にICカードの動作を停止することなく、まず、CPUを待機状態に設定する。これにより、電源電圧が動作領域に復活した場合に、従来技術において必要としていた再活性化処理が不必要となり、それに伴って処理の高速化を実現できる。

【0023】請求項4の発明にかかるICチップにあつては、上位機種から電源または電波の供給を受けることで動作することを特徴とし、さらに、プログラムメモリおよびワークメモリとして使用可能で、かつキャパシタに電荷を蓄積可能なメモリ素子を備え、書き込み処理の途中で電源断が発生し、内部に電源が供給されない場合に、前記メモリ素子内部のキャパシタに蓄積された電荷を用いることで、単位書き込みサイクルを完了するために必要な時間分の電圧を確保し、現在の書き込み処理を中断することなくその処理を継続し、単位書き込みサイクルが完了した段階で処理を終了することを特徴とする。

【0024】この発明によれば、何らかのトラブルにより上位装置からの電波供給が中断されてしまった場合、またはICカードの利用者が電波のとどくエリアから離れて電波供給が中断されてしまった場合においても、さらに、何らかのトラブルにより上位装置からの電源供給が中断されてしまった場合、電源端子の接触不良、またはICカードがはずれてしまった場合においても、FeRAM内部の強誘電体キャパシタを用いることで、残りの書き込みサイクルに必要な時間分の電圧が確保できる。これにより、書き込み途中のデータを保証することができる。

【0025】請求項5の発明にかかるICチップにあつては、前記メモリ素子を、前記書き込み処理を完了するために必要な時間分の電圧を確保可能な構成を持った不揮発性メモリとすることを特徴とする。

【0026】この発明によれば、何らかのトラブルにより上位装置からの電波供給が中断されてしまった場合、またはICカードの利用者が電波のとどくエリアから離れて電波供給が中断されてしまった場合においても、さらに、何らかのトラブルにより上位装置からの電源供給が中断されてしまった場合、電源端子の接触不良、またはICカードがはずれてしまった場合においても、Fe

RAM以外の不揮発性メモリを用いて、残りの書き込みサイクルに必要な時間分の電圧が確保できる。

【0027】請求項6の発明にかかるICチップにあっては、さらに、電源の電圧レベルを監視するための電源監視回路を備え、現在の電源の電圧レベルが、動作可能な電圧範囲を示す動作領域か、動作禁止の電圧範囲を示す動作禁止領域か、または動作待機状態の電圧範囲を示す動作待機領域か、を判別し、前記動作領域から前記動作待機領域に変化した場合に、処理を終了することなく実行中の処理を待機状態とし、前記動作待機領域から前記動作禁止領域に変化した場合に、処理を終了し、前記動作待機領域から前記動作領域に変化した場合に、待機中の処理を再開することを特徴とする。

【0028】この発明によれば、動作領域と低電圧の動作禁止領域との間に、CPUを待機状態にする領域（動作待機領域）を設けることで、たとえば、誤ったデータがメモリ内に書き込まれてしまう可能性はあるが、CPUが待機する分にはまったく問題のない電圧領域において、強制的にICチップの動作を停止することなく、まず、CPUを待機状態に設定する。これにより、電源電圧が動作領域に復活した場合に、従来技術において必要としていた再活性化処理が不必要となり、それに伴って処理の高速化を実現できる。

【0029】請求項7の発明にかかるデータ保証方法にあっては、書き込み処理の途中で電源断が発生し、ICカード内部に電源が供給されない場合に、プログラムメモリおよびワークメモリとして使用可能なメモリ素子内部のキャパシタに蓄積された電荷を用いることで、単位書き込みサイクルを完了するために必要な時間分の電圧を確保し、現在の書き込み処理を中断することなくその処理を継続し、単位書き込みサイクルが完了した段階で処理を終了することを特徴とする。

【0030】この発明によれば、何らかのトラブルにより上位装置からの電波供給が中断されてしまった場合、またはICカードの利用者が電波のとどくエリアから離れて電波供給が中断されてしまった場合においても、何らかのトラブルにより上位装置からの電源供給が中断されてしまった場合、電源端子の接触不良、またはICカードがはずれてしまった場合においても、FeRAM内部の強誘電体キャパシタを用いることで、残りの書き込みサイクルに必要な時間分の電圧が確保できる。これにより、書き込み途中のデータを保証することができる。

【0031】請求項8の発明にかかる電源監視方法にあっては、電源の電圧レベルを監視することで、動作可能な電圧範囲を示す動作領域か、動作禁止の電圧範囲を示す動作禁止領域か、または動作待機状態の電圧範囲を示す動作待機領域か、を判別し、前記動作領域から前記動作待機領域に変化した場合に、処理を終了することなく実行中の処理を待機状態とし、前記動作待機領域から前記動作禁止領域に変化した場合に、処理を終了し、前記

動作待機領域から前記動作領域に変化した場合に、待機中の処理を再開することを特徴とする。

【0032】この発明によれば、動作領域と低電圧の動作禁止領域との間に、CPUを待機状態にする領域（動作待機領域）を設けることで、たとえば、誤ったデータがメモリ内に書き込まれてしまう可能性はあるが、CPUが待機する分にはまったく問題のない電圧領域において、強制的にICカードの動作を停止することなく、まず、CPUを待機状態に設定する。これにより、電源電圧が動作領域に復活した場合に、従来技術において必要としていた再活性化処理が不必要となり、それに伴って処理の高速化を実現できる。

【0033】

【発明の実施の形態】以下に、本発明にかかるICカードおよびICチップの実施の形態を図面に基づいて詳細に説明する。なお、この実施の形態によりこの発明が限定されるものではない。

【0034】図1は、本発明にかかるICカードまたはICチップの実施の形態1の構成を示す図である。本実施の形態においては、ICカードの一例として、非接触ICカードを用いて、以降の動作を説明する。図1において、1はCPUであり、2はROMであり、3はSRAMであり、4はFeRAMであり、5は検波／整流回路であり、6はリーダライタであり、7は上位装置であり、非接触ICカードを構成するCPU1、ROM2、SRAM3、FeRAM4、および検波／整流回路5は、それぞれシステムバスを介して接続されている。

【0035】非接触ICカードは、上位機種から電波の供給を受け、ICカード内で、受け取った電波を電源に変換してICチップを動作させる。具体的にいうと、たとえば、中心周波数：13.56MHz、変調度：100%、副搬送波：なし、変調方式：ASK、符号化方式：Modifield Miller、通信速度：106kbpsの条件で、リーダライタ6に接続された上位機種7と、無線により各種処理（リード、ライト等）を行う。

【0036】また、本実施の形態においては、書き込み時間が通常のSRAMと同程度の強誘電体メモリであり、プログラムメモリとしても、ワークメモリとしても、使用可能なFeRAM4（不揮発性メモリの一種）を採用する。

【0037】なお、本実施の形態においては、説明の便宜上、非接触ICカード（以降、本実施の形態における非接触ICカードを、単にICカードと呼ぶ）を用いて本発明の特徴を説明するが、これに限らず、たとえば、接触ICカードを用いた場合においても同様の効果が得られる。ただし、接触ICカードを用いた場合には、上記検波／整流回路5をシリアルコントローラに置き換える。具体的にいうと、接触ICカードは、チップ電圧（VCC）、リセット信号（RST）、クロック信号（CLK）、ゼロ電圧（GND）、補助電圧（VP

P)、データ送受信(I/O)用の端子を備え、さらに、リーダライタに接続され、上位機種からVCCの供給を受けた状態で、CLKに同期した各種処理(リード、ライト等)を行う。

【0038】図1において、CPU1は、ICカードとして動作するためのアプリケーションプログラムを実行する。ROM2は、EPROM、EEPROM等のメモリを含み、CPU1が実行すべきプログラムを記憶する。SRAM3は、作業領域(ワークメモリ)として動作し、たとえば、処理の過程で得られたデータ等を記憶する。FeRAM4は、プログラムメモリおよびワークメモリとして動作し、特に保証を希望する重要な書き込みデータを記憶する。検波/整流回路5は、上位装置7からの信号を受信し、その信号に対して検波処理および整流処理を行い、所望のデータをFeRAM4またはSRAMに書き込む。なお、接触ICカードの場合には、シリアルコントローラが、I/O端子から供給されるデータを規定のプロトコルにしたがってFeRAM4またはSRAMに書き込む。

【0039】つぎに、本発明にかかるICカードの書き込み処理について説明する。ここでは、特に、書き込みサイクル実行中に、何らかの原因で電波(電源)が供給されなくなった場合を想定する。図2は、本実施の形態の書き込みサイクル(ワード:2サイクル)を示すタイミングチャートである。FeRAM4では、たとえば、有効なアドレスおよびデータが入力され、かつライト信号(ここでは、便宜上、Highアクティブとする)がアクティブ状態のとき、立ち上がりクロックのタイミングに同期して、データの書き込み処理を開始する。このとき、FeRAM4では、この書き込みサイクルのワードデータを記憶する。

【0040】この状態で、たとえば、図示のタイミング(点線)で電源が切断された場合、FeRAM4では、FeRAM4内部の強誘電体キャパシタに蓄積された電荷を用いることで、書き込みサイクルを継続し、実行中の書き込みサイクルの動作を保証する。すなわち、2サイクル分の書き込み処理が終わるまで、書き込みサイクルを継続する。

【0041】このように、本実施の形態においては、何らかのトラブルにより上位装置からの電波供給が中断されてしまった場合や、ICカードの利用者が電波のとどくエリアから離れて電波供給が中断されてしまった場合においても、FeRAM4内部の強誘電体キャパシタに蓄積された電荷を用いることで、残りの書き込みサイクルに必要な時間分の電圧が確保できるため、書き込み途中のデータを保証することができる。また、接触ICカードにおいて、何らかのトラブルにより上位装置からの電源供給が中断されてしまった場合、電源端子の接触不良、またはICカードがはずれてしまった(意図的にはずした場合も含む)場合においても、同様の効果が得ら

れる。

【0042】なお、本実施の形態については、電源断によるデータ保証を、FeRAM4に特化したかたちで説明したが、これに限らず、たとえば、既知の不揮発性メモリを用い、さらに途中の書き込みサイクルにかかる残り時間を保証可能な構成(バッテリー等)を持たせることとしてもよい。

【0043】図3は、本発明にかかるICカードまたはICチップの実施の形態2の構成を示す図である。本実施の形態では、前述した実施の形態1の構成に加えて、さらに、電源の電圧レベルを監視するための電源監視回路8を備える構成とした。これにより、電源が不安定な状態における動作の保証と、処理の高速化と、を実現する。なお、前述の実施の形態1と同様の構成については、同一の符号を付して説明を省略する。また、本実施の形態においては、説明の便宜上、非接触ICカード(以降、本実施の形態における非接触ICカードを、単にICカードと呼ぶ)を用いて本発明の特徴を説明するが、前述の実施の形態1と同様に、たとえば、接触ICカードを用いた場合においても同様の効果が得られる。

【0044】図4は、本実施の形態の電源監視方法を示す図である。図4において、「動作域」は現在の電源の電圧レベルが動作可能な電圧範囲である状態を示し、「動作禁止」は動作禁止の電圧範囲である状態を示し、「動作待機」は動作待機状態の電圧範囲である状態を示す。図4を用いて本実施の形態の特徴を説明する。本実施の形態のICカードにおいては、たとえば、通常動作中(図示の①に相当)の電源電圧が徐々に下降し、②の電源電圧に達した段階で、待機状態に入る。この状態は、ICカードの動作が完全に非活性された状態ではなく、たとえば、内部のCPUが待機している状態である。すなわち、CPU処理が行われない状態である。

【0045】つぎに、たとえば、この状態から徐々に電源電圧が上昇し、③の電源電圧に達すると、その段階で、CPUは、待機状態から通常動作に戻り、待機前に実行した処理のつぎの処理を開始する。すなわち、ここでは、ICカードの活性化処理を行うことなく、処理を再開する。

【0046】つぎに、たとえば、通常動作中(図示の③に相当)の電源電圧が徐々に下降し、④の電源電圧に達した段階で、CPUは、再度待機状態に入り、さらに、下降し続け、⑤の電源電圧に達した段階で、最終的に、ICカードは、動作を完全に停止する。すなわち、ここで非活性状態となる。

【0047】なお、上記のような電源電圧の検出は、電源監視回路8にて行われ、電源監視回路8では、たとえば、割り込み信号を発生することで、各状態をCPU1に対して通知する。

【0048】このように、本実施の形態においては、上記のように電源電圧を監視することで、すなわち、動作

域と低電圧の動作禁止領域との間に、CPUを待機状態にする領域を設けることで、たとえば、誤ったデータがメモリ内に書き込まれてしまう可能性はあるが、CPUが待機する分にはまったく問題のない電圧領域において、強制的にICカードの動作を停止することなく、まず、CPUを待機状態に設定する。これにより、電源電圧が動作域に復活した場合に、従来技術において必要としていた再活性化処理が不必要となり、それに伴って処理の高速化を実現することが可能となる。

【0049】

【発明の効果】以上、説明したとおり、請求項1の発明によれば、何らかのトラブルにより上位装置からの電波供給が中断されてしまった場合、またはICカードの利用者が電波のとどくエリアから離れて電波供給が中断されてしまった場合においても、さらに、何らかのトラブルにより上位装置からの電源供給が中断されてしまった場合、電源端子の接触不良、またはICカードがはずれてしまった場合においても、FeRAM内部の強誘電体キャパシタを用いることで、残りの書き込みサイクルに必要な時間分の電圧が確保できる。これにより、書き込み途中で電源断が発生した場合においても、その書き込みデータを保証することが可能なICカードを得ることができる、という効果を奏する。

【0050】請求項2の発明によれば、何らかのトラブルにより上位装置からの電波供給が中断されてしまった場合、またはICカードの利用者が電波のとどくエリアから離れて電波供給が中断されてしまった場合においても、さらに、何らかのトラブルにより上位装置からの電源供給が中断されてしまった場合、電源端子の接触不良、またはICカードがはずれてしまった場合においても、FeRAM以外の不揮発性メモリを用いて、残りの書き込みサイクルに必要な時間分の電圧を確保することが可能なICカードを得ることができる、という効果を奏する。

【0051】請求項3の発明によれば、動作領域と低電圧の動作禁止領域との間に、CPUを待機状態にする領域（動作待機領域）を設けることで、たとえば、誤ったデータがメモリ内に書き込まれてしまう可能性はあるが、CPUが待機する分にはまったく問題のない電圧領域において、強制的にICカードの動作を停止することなく、まず、CPUを待機状態に設定する。これにより、電源電圧が動作領域に復活した場合に、従来技術において必要としていた再活性化処理が不必要となり、それに伴って処理の高速化を実現可能なICカードを得ることができる、という効果を奏する。

【0052】請求項4の発明によれば、何らかのトラブルにより上位装置からの電波供給が中断されてしまった場合、またはICカードの利用者が電波のとどくエリアから離れて電波供給が中断されてしまった場合においても、さらに、何らかのトラブルにより上位装置からの電

源供給が中断されてしまった場合、電源端子の接触不良、またはICカードがはずれてしまった場合においても、FeRAM内部の強誘電体キャパシタを用いることで、残りの書き込みサイクルに必要な時間分の電圧が確保できる。これにより、書き込み途中で電源断が発生した場合においても、その書き込みデータを保証することが可能なICチップを得ることができる、という効果を奏する。

【0053】請求項5の発明によれば、何らかのトラブルにより上位装置からの電波供給が中断されてしまった場合、またはICカードの利用者が電波のとどくエリアから離れて電波供給が中断されてしまった場合においても、さらに、何らかのトラブルにより上位装置からの電源供給が中断されてしまった場合、電源端子の接触不良、またはICカードがはずれてしまった場合においても、FeRAM以外の不揮発性メモリを用いて、残りの書き込みサイクルに必要な時間分の電圧を確保することが可能なICチップを得ることができる、という効果を奏する。

【0054】請求項6の発明によれば、動作領域と低電圧の動作禁止領域との間に、CPUを待機状態にする領域（動作待機領域）を設けることで、たとえば、誤ったデータがメモリ内に書き込まれてしまう可能性はあるが、CPUが待機する分にはまったく問題のない電圧領域において、強制的にICチップの動作を停止することなく、まず、CPUを待機状態に設定する。これにより、電源電圧が動作領域に復活した場合に、従来技術において必要としていた再活性化処理が不必要となり、それに伴って処理の高速化を実現可能なICチップを得ることができる、という効果を奏する。

【0055】請求項7の発明によれば、何らかのトラブルにより上位装置からの電波供給が中断されてしまった場合、またはICカードの利用者が電波のとどくエリアから離れて電波供給が中断されてしまった場合においても、何らかのトラブルにより上位装置からの電源供給が中断されてしまった場合、電源端子の接触不良、またはICカードがはずれてしまった場合においても、FeRAM内部の強誘電体キャパシタを用いることで、残りの書き込みサイクルに必要な時間分の電圧が確保できる。これにより、書き込み途中で電源断が発生した場合においても、その書き込みデータを保証することが可能なデータ保証方法を得ることができる、という効果を奏する。

【0056】請求項8の発明によれば、動作領域と低電圧の動作禁止領域との間に、CPUを待機状態にする領域（動作待機領域）を設けることで、たとえば、誤ったデータがメモリ内に書き込まれてしまう可能性はあるが、CPUが待機する分にはまったく問題のない電圧領域において、強制的にICカードの動作を停止することなく、まず、CPUを待機状態に設定する。これによ

り、電源電圧が動作領域に復活した場合に、従来技術において必要としていた再活性化処理が不要となり、それに伴って処理の高速化を実現可能な電源監視方法を得ることができる、という効果を奏する。

【図面の簡単な説明】

【図1】 本発明にかかるICカードの実施の形態1の構成を示す図である。

【図2】 実施の形態2の書き込みサイクル（ワード：2サイクル）を示すタイミングチャートである。

【図3】 本発明にかかるICカードの実施の形態2の構成を示す図である。

【図4】 実施の形態2の電源監視方法を示す図である

【図5】 従来のICカードにおけるデータ書き込み処

理の流れを示すフローチャートである。

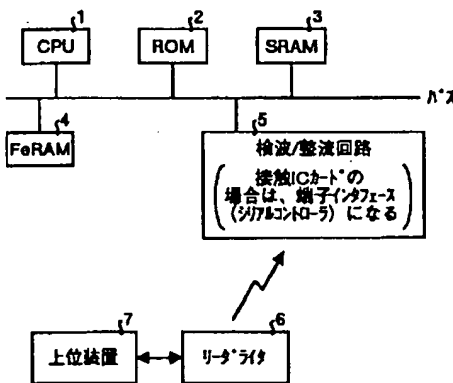
【図6】 従来のICカードによる電源監視方法を示す図である。

【図7】 従来技術の問題点を示す図である。

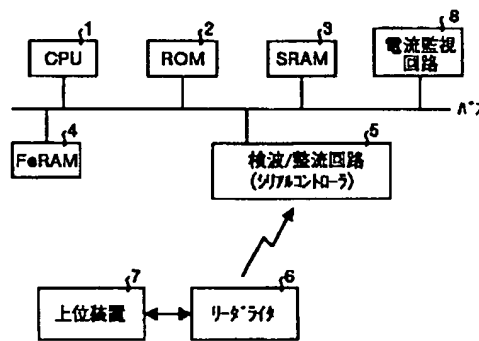
【符号の説明】

- 1 CPU
- 2 ROM
- 3 SRAM
- 4 FeRAM
- 5 検波／整流回路
- 6 リーダライタ
- 7 上位装置
- 8 電源監視回路

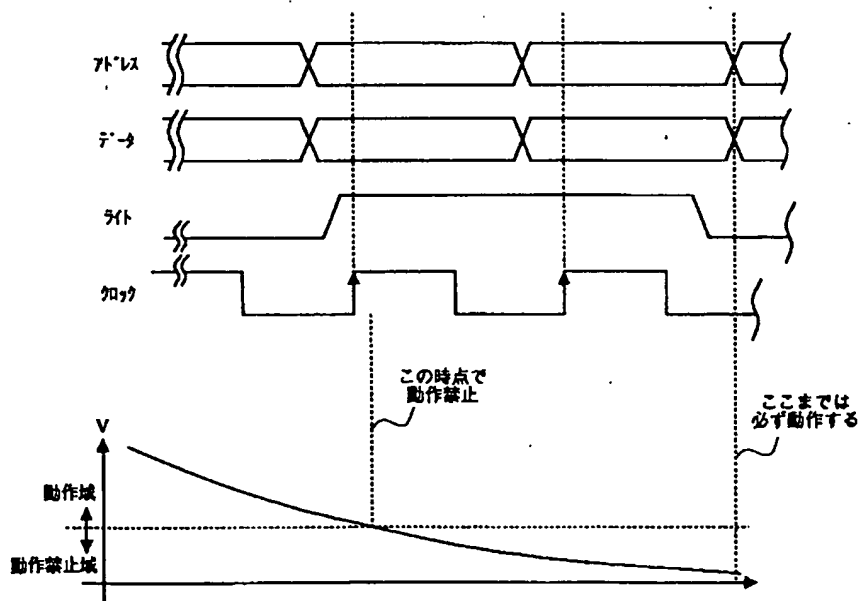
【図1】



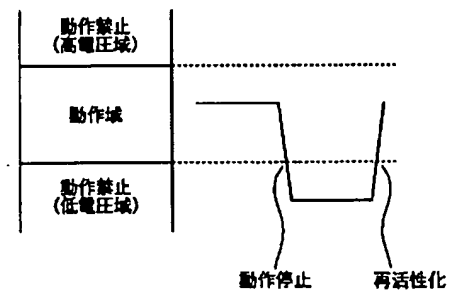
【図3】



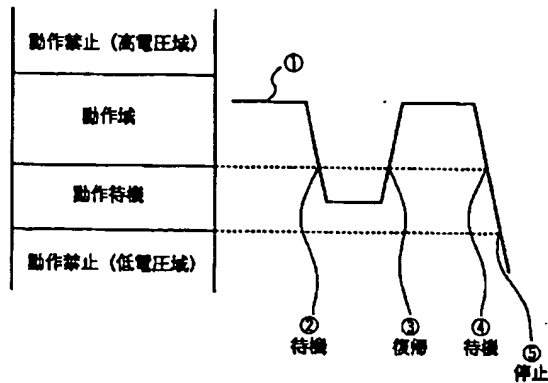
【図2】



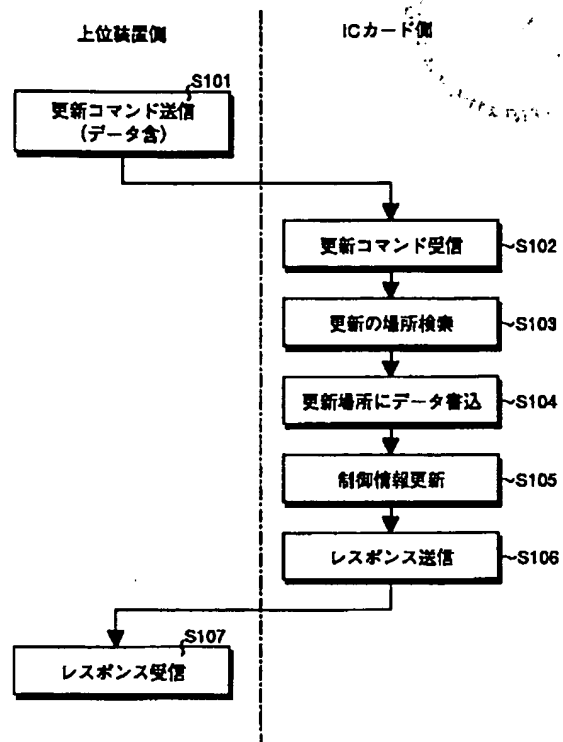
【図6】



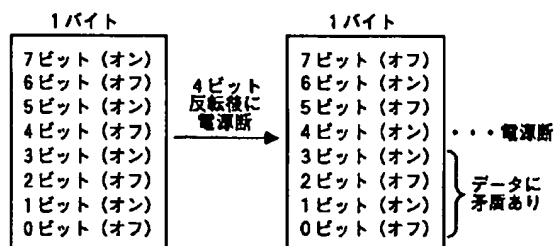
【図 4】



【図 5】



【図 7】



フロントページの続き

(72)発明者 塩原 知美
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

Fターム(参考) 2C005 MA34 MB01 MB03 NA02 NA08
NA09 SA23 SA30 TA19 TA21
TA22
5B011 EA06 GG03
5B035 AA02 AA11 BB09 CA12 CA22
CA23 CA34